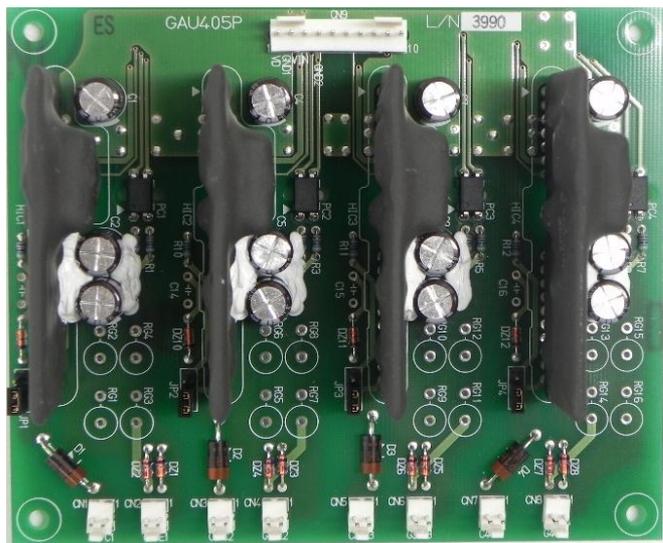


GAU405P-15252 4chゲートドライブ評価基板



サイズ : 120 x 100 x 44t

イメージ写真

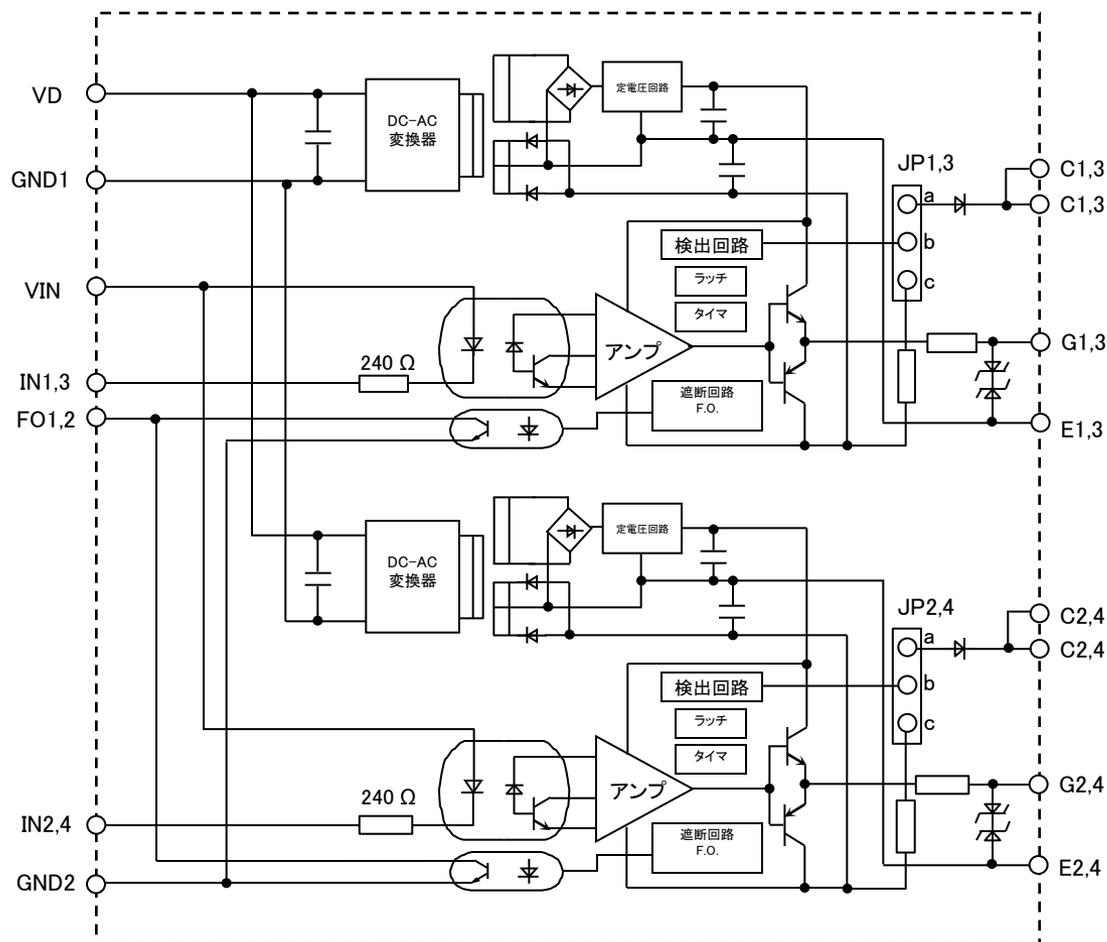
ゲートドライバ : VLA551-01R

特徴:

- ・ゲート駆動回路を4系統内蔵
- ・絶縁型ゲート電源内蔵
- ・短絡保護回路内蔵
- ・出力ピーク電流最大5A
- ・入カ-出力間絶縁耐圧: 2500Vrms 1分間保証
- ・電源は2系統のみの供給で動作可能 (VD=15V, VIN=5V)
- ・入力信号はCMOSロジックで動作可能

2014年8月作成

機能ブロック図



上記ブロックを1セットとした場合、GAU405P-15252Iには2セット内蔵されております。

FOは、各セットに1出力ずつ、合計2出力となります。

JP1,2,3,4: 検出回路を有効にする場合、a-b 間ショート(出荷時)。検出回路を無効にする場合、b-c 間ショート。

最大定格

(指定のない場合は、 $T_a=25^{\circ}\text{C}$)

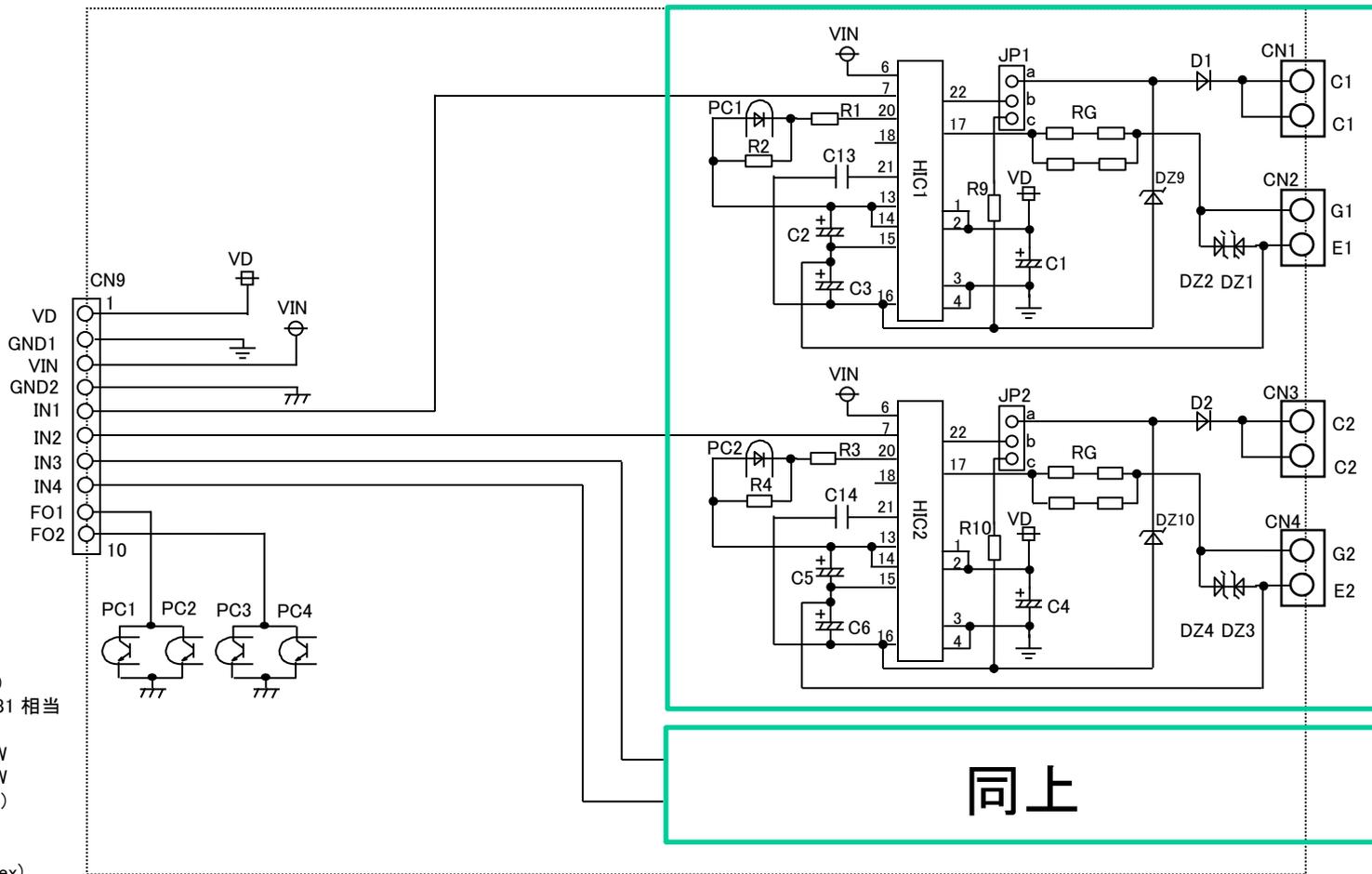
| 記号 | 項目 | 条件 | 定格値 | 単位 |
|--------|------------|---|----------|--------------------|
| VD | 電源電圧 | DC | -1~16.5 | V |
| VI | 入力信号電圧 | 端子VIN - IN1,2,3,4間 50% Duty cycle, パルス幅1ms | -1 ~ +7 | V |
| IOHP | 出力ピーク電流 | パルス幅2us | -5 | A |
| IOLP | | | 5 | A |
| Viso | 入力-出力間絶縁耐圧 | 正弦波電圧 60Hz、1分間 | 2500 | Vrms |
| Topr | 動作周囲温度 | 結露無きこと | -20 ~ 70 | $^{\circ}\text{C}$ |
| Tstg | 保存温度 | 結露無きこと | -25 ~ 85 | $^{\circ}\text{C}$ |
| Idrive | ゲートドライブ電流 | ゲート平均電流(1回路当たり) | 100 | mA |

電気的特性

(指定のない場合は、 $T_a=25^{\circ}\text{C}$, $V_D=15\text{V}$)

| 記号 | 項目 | 条件 | 規格値 | | | 単位 |
|------|------------|------------|------|------|------|----------|
| | | | 最小 | 標準 | 最大 | |
| VD | 電源電圧 | 推奨範囲 | 14.2 | 15 | 15.8 | V |
| VIN | 1次側信号電源電圧 | 推奨範囲 | 4.75 | 5 | 5.25 | V |
| IIH | “H”入力信号電流 | 推奨範囲 | 10 | 13 | 16 | mA |
| f | スイッチング周波数 | 推奨範囲 | - | - | 20 | kHz |
| RG | ゲート抵抗 | 推奨範囲 | 2 | - | - | Ω |
| VOH | 正バイアス電圧 | - | 14 | 15.3 | 16.5 | V |
| VOL | 負バイアス電圧 | - | -5.5 | - | -11 | V |
| tPLH | “L-H”伝搬時間 | IIH = 13mA | - | 0.4 | 1 | us |
| tPHL | “H-L”伝搬時間 | IIH = 13mA | - | 0.4 | 1 | us |
| VSC | 短絡検出コレクタ電圧 | - | 15 | - | - | V |

内部結線図

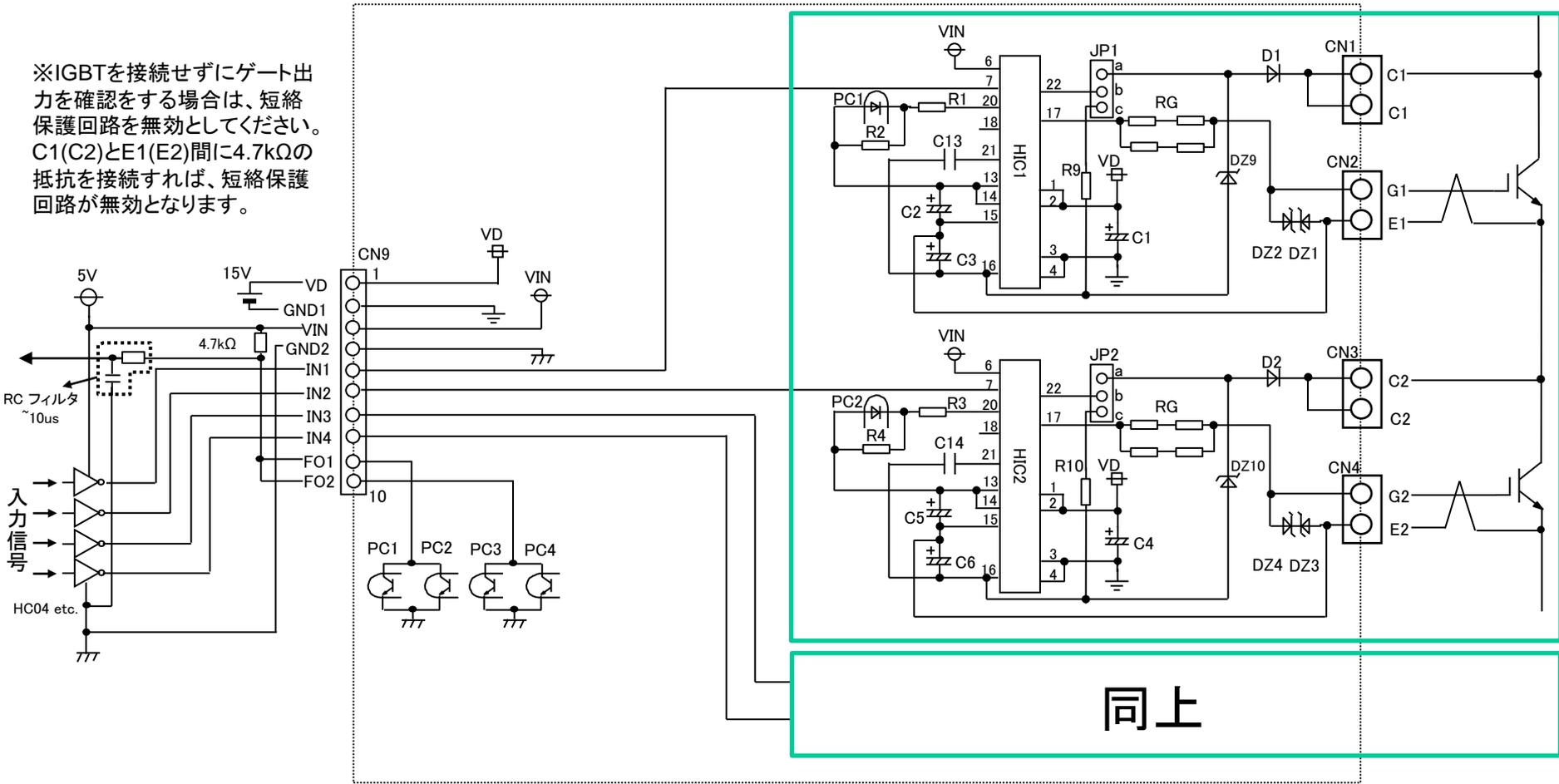


| | |
|--------|--|
| HIC1~4 | VLA551-01R (イサハヤ電子) |
| PC1~4 | TLP785/TLP781 相当 (東芝) |
| DZ1~8 | Vz=18V, 500mW |
| DZ9~12 | Vz=30V, 500mW |
| D1~4 | RP1H(サンケン) |
| RG | ゲート抵抗 |
| R1~12 | 4.7k Ω, 250mW |
| CN1~8 | 5045-02A (molex) |
| CN9 | 5045-10A(molex) |
| C1~12 | 100uF,50V 低インピーダンス品 |
| JP1~4 | RE-H032TD-1130 (JST) +JM-2BK-61(JST) |

- ゲート抵抗は出荷時は未実装となっております。選定された抵抗を挿入穴へ挿入し、ランドパターンに半田付け下さい。
- C13~16は出荷時は未実装となっております。必要に応じて選定されたコンデンサを実装ください。(目安: 10~50pF 50Vセラコン)
- JP1,2,3,4: 出荷時は、a-b 間ショートとなっております。短絡検出回路を有効にする場合はa-b 間ショート、短絡検出回路を無効にする場合はb-c 間ショートとして下さい。(JPの端子名配置は「部品配置&寸法」参照ください)

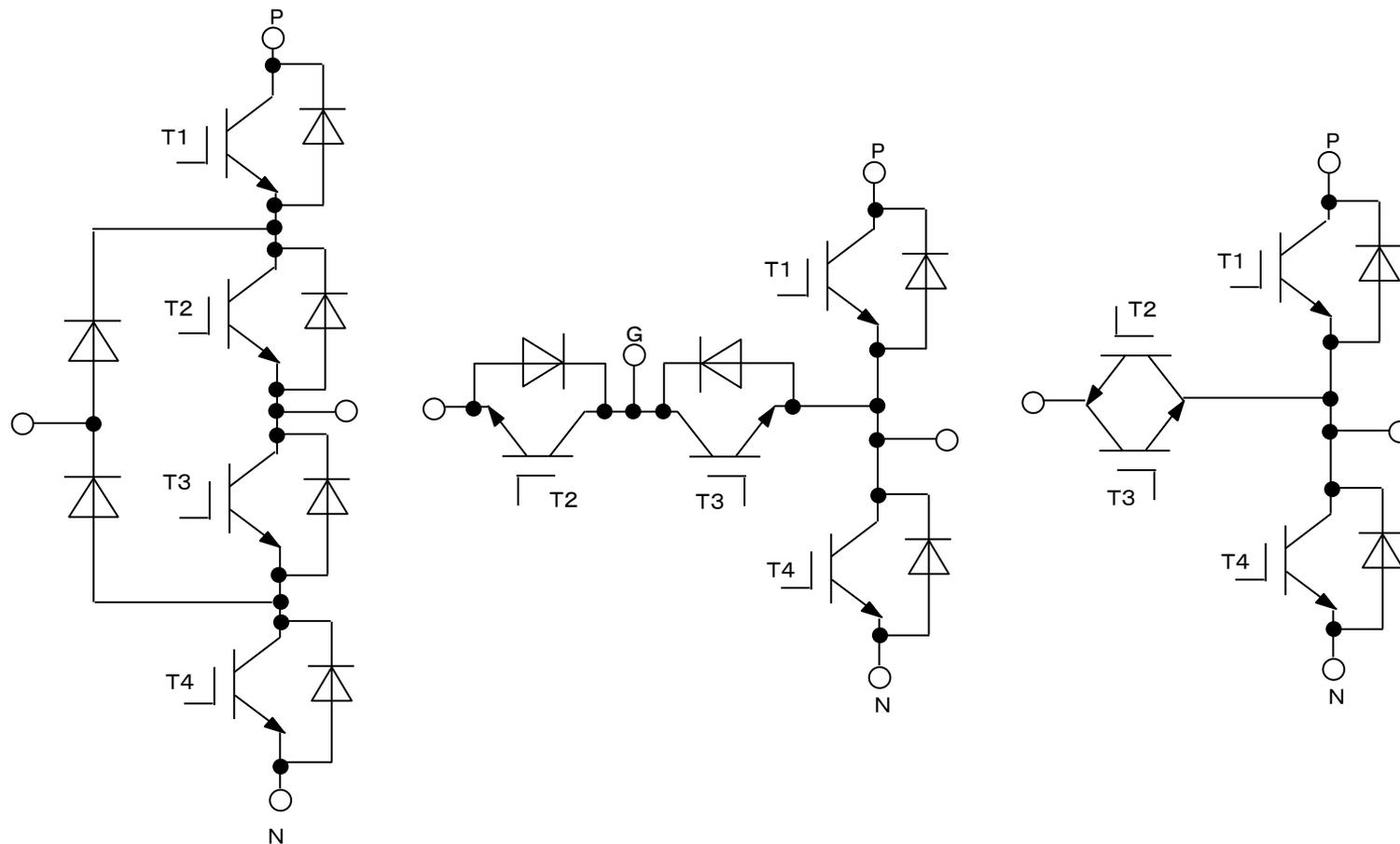
応用回路例

※IGBTを接続せずにゲート出力を確認をする場合は、短絡保護回路を無効としてください。
 C1(C2)とE1(E2)間に4.7kΩの抵抗を接続すれば、短絡保護回路が無効となります。



同上

3レベルインバータ適用時の注意事項



※T2、T3をドライブする回路の短絡保護は無効としてください。その際、短絡保護無効とした回路のコレクタ端子(C1 or 2 or 3 or 4)の接続も不要です。

短絡検出回路を無効にする場合はJP1,2,3,4 のb-c 間をショートとして下さい。(JPの端子名配置は「部品配置&寸法」参照ください)

部品配置 & 寸法

