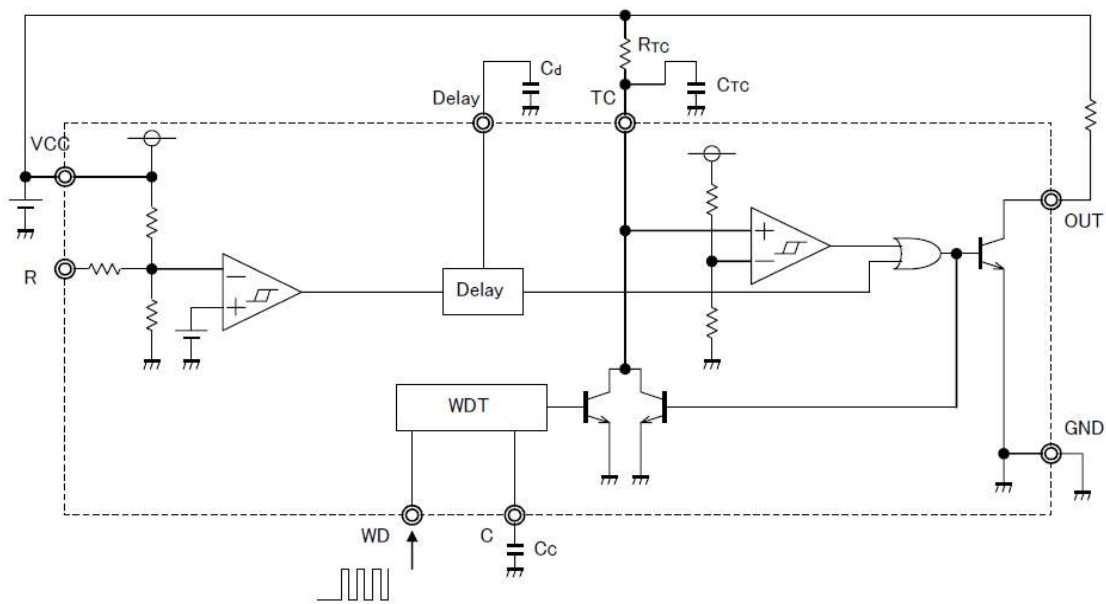


RT8H062E 応用技術資料

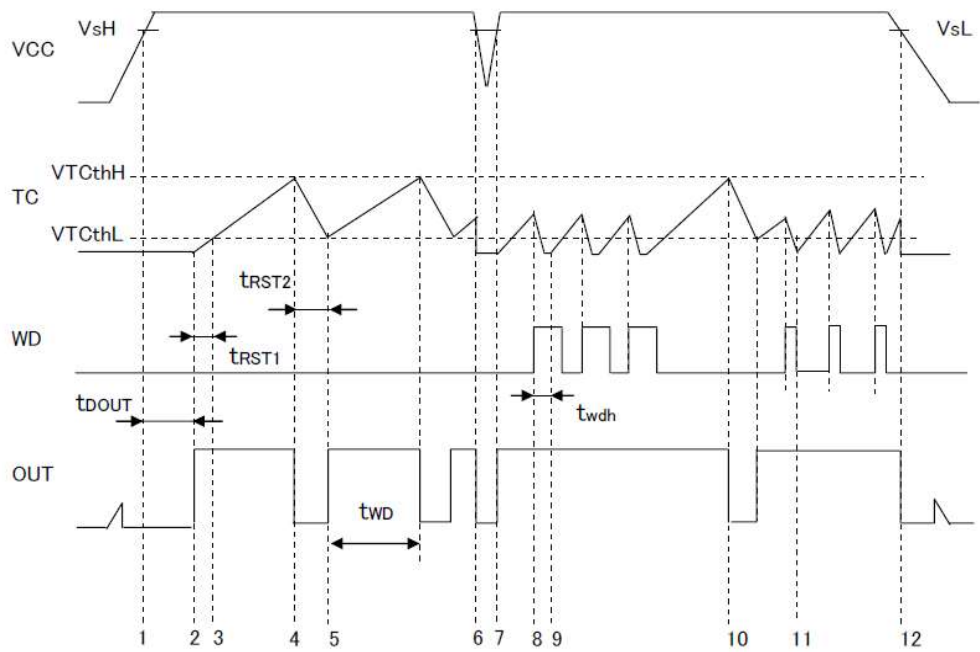
<MFT>
RT8H062E

ウォッチドッグタイマ内蔵 システムリセットIC

ブロック図及び応用回路例



タイミングチャート



RT8H062E 応用技術資料

ウォッチドッグタイマ内蔵 システムリセットIC

動作説明

1. 電源電圧VCCが閾値電圧VsHまで立ち上がるとリセットが解除されます。
2. Delay端子に接続された容量により tDOUTの遅延時間をもってOUT端子(オープンコレクタ)が「Low」から「High」になります。
TC端子が充電を開始します。
 $t_{DOUT}[s] \approx C_d[F] \times 1.2[V] \div 5E-6 [A]$
3. TC端子の電圧が充電されVTChL電圧を超えるまではWDの監視は行いません。
 $t_{RST1}[s] \approx -\ln\{1-(V_{CC}/3 + 0.1)/V_{CC}\} \times C_{TC}[F] \times R_{TC}[\Omega]$
4. TC端子の電圧がVTChL電圧を超えた所から監視を始め、TC端子がVTChH電圧になるまでに、WD端子にクロック信号が入らない場合はOUT端子が「HIGH」から「Low」になります。
 $t_{RST2}[s] \approx 100 \times C_{TC}[F]$
5. TC端子がVTChL電圧まで放電されるとOUT端子が「Low」から「High」になります。
 $t_{WD}[s] \approx 0.693 \times C_{TC}[F] \times R_{TC}[\Omega] + \ln\{1-(V_{CC}/3+0.1)/V_{CC}\} \times C_{TC}[F] \times R_{TC}[\Omega]$
6. 瞬停等で電源電圧VCCが閾値電圧VsL以下に低下すると、OUT端子(オープンコレクタ)が「High」から「Low」になります。
7. また、電源電圧VCCが閾値電圧VsH以上になるとOUT端子(オープンコレクタ)が「Low」から「High」になります(Cdelay接続無し時)。
8. twd時間内にWD端子にクロック信号が入力されるとTC端子を放電し、VTChL端子以下の電圧になるとTC端子は充電状態に切り替わります。
9. TC端子の放電時間は、C端子に接続される容量値により、twdh時間として設定されます。
 $t_{wdh}[s] \approx 30000 \times C_c [F]$
10. twd時間内にWD端子にクロック信号が入力されないと、OUT端子(オープンコレクタ)が「High」から「Low」になります。
11. WD入力High区間がtwdh時間より短い入力の場合は、WDHigh区間の時間でTC端子は放電します。
12. 電源電圧VCCが閾値電圧VsL以下に低下するとOUT端子(オープンコレクタ)が「High」から「Low」になります。

*C端子について

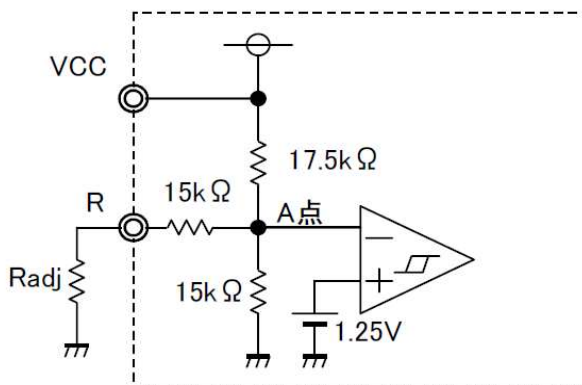
C端子－GND間には容量を必ず接続してください。WD入力のエッジ検出の為に必ず必要となります。

*WD機能停止について

TC端子をGNDにすることでウォッチドッグ監視を停止することが出来ます。

*VCC検出電圧の設定について(R端子)

検出電圧	オープン時	3.3kΩプルダウン時
VsH	2.87V	4.15V
VsL	2.76V	3.98V



Radjを変更することでVCC検出電圧を変更できます。

$$V_{sH} \approx (1 + 17.5k/A \text{点} \sim GND \text{間の合成抵抗}) \times 1.32 V$$

$$V_{sL} \approx (1 + 17.5k/A \text{点} \sim GND \text{間の合成抵抗}) \times 1.25 V$$